

Systemy wbudowane'18

Lista na laboratorium nr 1 (na zaliczenie)

tydzień 19 lutego

Na tych laboratoriach zrobimy pierwsze kroki w kierunku pisania programów w języku VHDL. Jest to język opisu sprzętu *Hardware Description Language* – *HDL*, który pozwala na stworzenie modelu działania komponentów cyfrowych i weryfikację jego poprawności. W trakcie tych zajęć wykonasz kilka podstawowych kroków:

- napiszesz i uruchomisz program HelloWorld! ;
- przeanalizujesz kod *jednostki projektowej* realizującej działanie pełnego sumatora;
- przeanalizujesz kod *programu testującego* (testbench) dla tego sumatora;
- napiszesz kod jednostki projektowej dla zadanego układu logicznego i przetestujesz go.

Zadanie 1 Wykonaj kroki opisane w sekcji **The hello world program** na stronie <http://ghdl.readthedocs.io/en/latest/using/QuickStartGuide.html>. Przeanalizuj ten kod, postaraj się znaleźć analogie do innych znanych Ci języków programowania.

Zadanie 2 Spróbuj odszukać źródła biblioteki `textio` (używa jej program z poprzedniego zadania). Przeanalizuj źródła i spróbuj dopisać do poprzedniego programu możliwość odczytania linii z klawiatury i wypisaniu jej z powrotem. Na przykład tak:

```
[przemek@corsa2 VHDL]$ ./hello_world
Hello world!
hej!
hej!
[przemek@corsa2 VHDL]$
```

Zadanie 3 Wykonaj kolejne kroki z w/w strony, z sekcji **A full adder**. Ponownie przeanalizuj kod pierwszego, jak i drugiego programu. Uruchom program `gtkwave` z wygenerowanym plikiem przebiegów (`adder.vcd`). Zbadaj przebiegi sygnałów `i0`, `i1`, `ci`, `s`, `co`. Upewnij się, że znasz odpowiedzi na takie pytania:

- co to jest *adder* i jak działa?
- czym są słowa **entity**, **architecture**, **port**, **component**, **process**?
- w jaki sposób jest testowany sumator?

Zadanie 4 Bazując na zdobytej wiedzy, napisz kod jednostki i testujący dla następującego układu logicznego:

