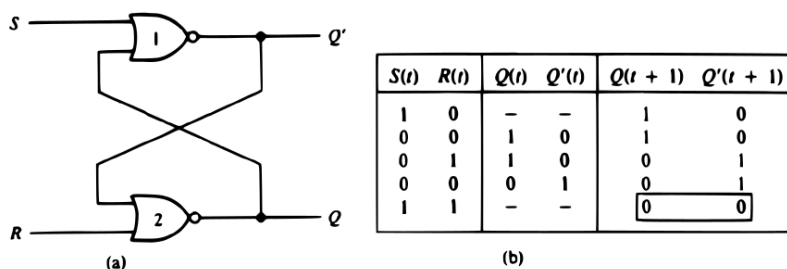


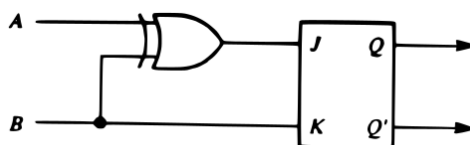
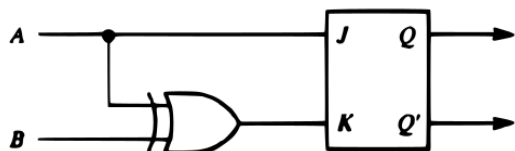
## Architektura komputerów i systemy operacyjne Lista 8

- 1) Dla poniższego przerzutnika RS zamień bramki NOR na bramki NAND i przeanalizuj jego działanie.

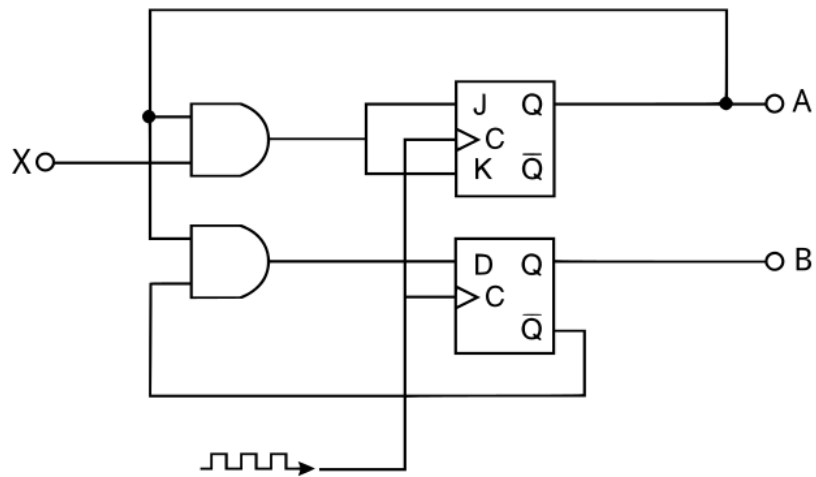


| Wejście |   | $S(t) \ R(t)$ |       |            |              |
|---------|---|---------------|-------|------------|--------------|
|         |   | 00            | 01    | 10         | 11           |
| $Q(t)$  | 0 | 0             | 0     | 1          | -            |
|         | 1 | 1             | 0     | 1          | -            |
|         |   | Bez zmiany    | Reset | Ustawianie | Niedozwolone |
|         |   | $Q(t+1)$      |       |            |              |

- 2) Narysuj schemat logiczny synchronicznego przerzutnika RS zbudowanego z czterech bramek NAND.
- 3) Narysuj schemat logiczny *synchronicznego* przerzutnika D z bramek AND/NOR.
- 4) Przeanalizuj działanie przerzutnika typu JK' (przerzutnika JK z dodatkowym inwerterem umieszczonym pomiędzy zewnętrznym wejściem K' i wewnętrznym wejściem K).
- Stwórz tablicę charakterystyczną przerzutnika.
  - Znajdź równanie charakterystyczne:  $Q(t+1) = \dots$
  - Pokaż, że przez połączenie obu wejść zewnętrznych otrzymamy przerzutnik typu D.
- 5) Dla poniższych przerzutników znajdź tablicę charakterystyczną oraz równanie charakterystyczne.



6) Wypełnij tabelę prawdy dla poniższego układu sekwencyjnego:



7) Wypełnij tabelę prawdy dla poniższego układu sekwencyjnego, FA – full-adder.

